

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-176985

(43)Date of publication of application : 06.10.1984

(51)Int.Cl.

H04N 5/66

G09G 3/36

(21)Application number : 58-051327

(71)Applicant : CITIZEN WATCH CO LTD

(22)Date of filing : 26.03.1983

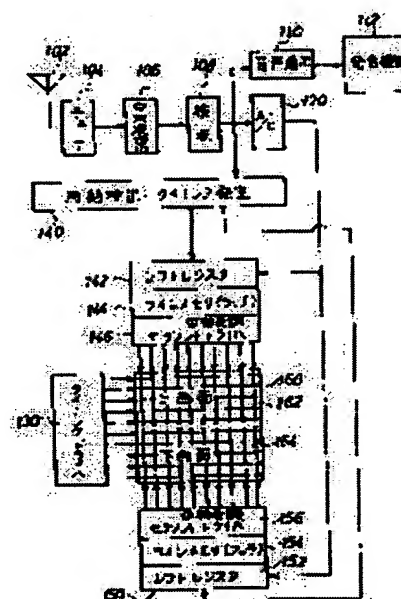
(72)Inventor : MOROKAWA SHIGERU

## (54) LIQUID CRYSTAL TELEVISION RECEIVER

### (57)Abstract:

**PURPOSE:** To suppress the number of digits of time division at driving and to save a memory circuit by adopting the driving system with idle phase.

**CONSTITUTION:** A picture display panel 160 is divided into plural regions and a liquid crystal is driven in time division in each divided region, and each driven selecting region is driven sequentially in time division with split phase. In the preset phase where no selecting drive of the picture elements is executed, a timing voltage and a segment voltage in each region are made equal and the impressed voltage to the liquid crystal is zeroed to take a rest from driving the liquid crystal.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

Best Available Copy

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—176985

⑤ Int. Cl.<sup>3</sup>  
H 04 N 5/66  
G 09 G 3/36

識別記号  
1 0 2

庁内整理番号  
7245—5C  
7436—5C

⑬ 公開 昭和59年(1984)10月6日

発明の数 4  
審査請求 未請求

(全 8 頁)

⑭ 液晶テレビ受信装置

所沢市大字下富字武野840シチ  
ズン時計株式会社技術研究所内  
⑪ 出 願 人 シチズン時計株式会社  
東京都新宿区西新宿2丁目1番  
1号

⑯ 特 願 昭58—51327

⑰ 出 願 昭58(1983)3月26日

⑱ 発 明 者 諸川 滋

明 細 書

1. 発明の名称

液晶テレビ受信装置

2. 特許請求の範囲

(1) 時分割駆動されるマトリクス状画素配置の液晶表示パネルと、該表示パネルの時分割駆動回路と、テレビ信号受信回路と、操作部材とを備えた液晶テレビ装置において、該液晶表示パネルの画素群を第1及び第2の如く複数の領域に分割し、該第1の画素群を時分割駆動する第1の位相に於て該第2の画素群の駆動電極間電圧を微小とする休止駆動電圧とし、該第2の画素群を時分割駆動する第2の位相に於ては該第1の画素群の駆動電極間電圧を微小の休止駆動電圧とするが如き休止駆動位相付時分割液晶駆動回路を装えた液晶テレビ受信装置。

(2) 休止位相付時分割液晶駆動回路は、時分割駆動のタイミング電極電位とセグメント電極電位とを備え、休止位相に於て共に等しい一定の直流電位に接続する回路を備えた事を特徴とする特許請

求範囲第1項記載のテレビ受信装置。

(3) 休止位相付時分割液晶駆動回路は、時分割駆動のタイミング電極とセグメント電極とを短絡する電子的なスイッチング素子を備え、休止位相において該休止画素駆動電極を短絡する事を特徴とする特許請求範囲第1項記載の液晶テレビ受信装置。

(4) 休止位相付時分割液晶駆動回路は、時分割駆動のセグメント電極駆動回路とタイミング電極駆動回路を備え、該セグメント電極駆動回路の出力電圧波形は2値論理回路の出力であって、表示情報に対応して2値を取る位相を変える波形とし、タイミング電極駆動回路のタイミング電圧波形は時間の函数で波形が定められてかつ駆動位相ではセグメント駆動電圧波形よりも波高値の高い多値駆動波形とし、更に休止位相ではセグメント電極駆動回路の非点灯電圧波形と等しい2値電圧波形とした事を特徴とする特許請求範囲第1項記載の液晶テレビ受信装置。

(5) 休止位相付時分割液晶駆動回路は相補型電界

効果トランジスタ回路により構成され、該休止位相における電位はPチャネル電界効果トランジスタ及びNチャネル電界効果トランジスタを介して液晶表示素子に伝達される事を特徴とする特許請求範囲第1項記載の液晶テレビ受信装置。

(6) 液晶表示パネルは、時分割で伝送されてくる画素情報の順序に対応して分割される複数の画素領域に分割され、各画素領域を駆動するためのタイミング信号源回路を備え、表示画面を水平画素ライン毎に順次駆動する事により休止位相付時分割駆動される事を特徴とする特許請求範囲第1項記載の液晶テレビ受信装置。

(7) 液晶表示パネルは、上半面と下半面に2分され、休止位相付時分割駆動される事を特徴とする特許請求範囲第5項記載のテレビ受信装置。

(8) 休止位相付時分割駆動の液晶駆動回路は、液晶表示パネルの各画素群に共通の休止位相を備えた事を特徴とする特許請求範囲第1項記載の液晶テレビ受信装置。

(9) 時分割駆動の液晶表示パネルを備えた液晶テ

レビ受信装置において、液晶駆動信号のうち、時間の函数であるタイミング電極駆動信号電圧振巾より表示データに依存して波形の変化するセグメント駆動信号電圧振巾を低い値に設定した事を特徴とする液晶テレビ受信装置。

(10) 時分割駆動の液晶表示パネルを備えた液晶テレビ受信装置において、画素群を入りませた配列の第1及び第2の群に分け、第1の画素群を駆動する第1の位相において、第2の画素群を休止駆動位相に置き、第2の画素群を駆動すべく電圧を印加する第2の位相において該1の画素群を休止位相駆動とする液晶表示パネルを備えた事を特徴とする液晶テレビ受信装置。

(11) 時分割駆動の液晶表示パネルを備えた液晶テレビ受信装置において、表示画素を複数の画素領域に分割された多重マトリクス電極構成とし、該液晶表示パネルを休止位相付駆動する多重マトリクス休止位相駆動の液晶表示パネルを備えた事を特徴とする液晶テレビ受信装置。

### 3. 発明の詳細な説明

本発明は、液晶表示パネルを用いたテレビ受信装置に関するものである。従来、液晶表示パネルは薄型低電力の特徴を生かして種々の表示手段に應用された。

しかしテレビ受像装置への応用に就いては、多桁の時分割駆動が困難なために成功しなかった。テレビの受像を行う場合、本来ならば $500 \times 700$ 個程度の画素の個別の階調付表示が必要であり、画素数を節約しても $120 \times 160$ 個程度の画素が必要であった。ここで液晶の時分割駆動数の限界は、液晶材料の物理的特性及び視野角の限界設定にも依るが、50桁程度であった。

従って $120 \times 160$ 画素のマトリクスを単純にマトリクス的に駆動する事はできない。1つの解決法は多重化駆動方式と呼ばれるものであって、時分割の桁数の少ない細長い画素配列例えば $60 \times 320$ の低時分割マトリクスの配列位置を変形し、見掛上高時分割マトリクスの $120 \times 160$ 画素配列に見せる表示パネルの電極パターン構成である。

この場合駆動電極線本数の合計は $60+320=380$ となり、通常の単純マトリクスの場合の電極線本数合計 $120+160=280$ に比較すると多くなるが、時分割の桁数が少なくなる所が利点である。また画素ブロックを折り込んで配列させるために水平及び垂直の駆動電極の導線部分が対向電極と交叉する部分で偽情報表示が行われる。これを防ぐために、表示電極部をのぞく導線部に相当する個所を細くする事が必要になる。

更にこの配線部分の存在のために画面中の表示電極面積の割合が小さくなる。多重化駆動における欠点をまとめると、有効電極面積の減少、配線部細線化によるパターン形成収率の低下、引出線数の増加(マトリクスの桁数が小なるぶんだけ引出線数が多い)による接続部信頼性の低下、駆動ICの端子数の増加のため駆動回路が高価になる、の4点である。

テレビ画像の表示を行う場合、画像情報は時分割的に送られてくる。画素点を点順次駆動するとデューティ比率が小さくなるので駆動パルスの波

高値電圧を高くしなければならず、ICの耐圧の点から不利である。

従って一水平画素分ずつ記憶回路に記憶し、一水平ラインずつ並列的に順次液晶画素を駆動する。テレビ画像用にはインタレースを無視すると毎秒約250本分の水平画素ラインが送信されてくるが、これで順次液晶表示素子を駆動すると250桁時分割駆動が必要である。

小型画像表示の場合水平画素ラインを半分に間引く事も可能であるが、それでも125本分の時分割駆動しなければならぬ。125桁の時分割駆動の表示パネルにおいてその1つの画素に注目して駆動電圧を調べると、1/125の期間の選択駆動位相と、124/125の期間のバイアス駆動位相とに分類される。時分割の桁数が増加するとバイアス駆動位相が増加する。

選択駆動位相においてはタイミングパルスの波高値 $a$ に対し、1の波高値のセグメント電圧が液晶表示素子の一方の電極に印加され、他方の電極には波高値 $a$ のタイミング電圧が印加され、差引

から最小値までの間の値をとる事ができる。

$$\alpha(n, a, p) =$$

$$\sqrt{\{(a+1)^2 \cdot p + (a-1)^2 \cdot (1-p) + n-1\} / \{(a-1)^2 + n-1\}}$$

ここで、 $\alpha_{\max}$ の値を大にするための1つの方法は、表示パネルを上下2つの領域に区分し、上半面を例えば60～64桁の時分割駆動し、これと別に下半面を同じく60～64桁で時分割駆動するものである。

この場合上半面及び下半面のビデオ画像は一たん大容量の記憶回路に記憶させ、上半面と下半面は同時に60～64桁時分割駆動する。上半面と下半面のタイミングパルスは同じものを使用できる。この方式は高価なビデオメモリ回路を要する点及びメモリコントロール回路を要する点で不利である。

もう1つの方式は1つのタイミング電極線に2つ以上の表示用セグメント電極を配列する多重化である。例えば64本のタイミング電極線に対向して配置するセグメント電極を2つずつ形成すると、2倍の128本の画素列が形成されるが、こ

き $(a-1)$ の電圧が液晶表示素子に印加される。

両者に等しいバイアス電圧(直流或は交流或は脈流)を加えても良い。 $a < 0$ の場合がON状態、 $a > 0$ の場合がOFF状態である。残りの124/125のバイアス駆動位相の期間は、±1のバイアス電圧が該液晶表示画素に印加される。

従って一般にON電圧 $V_{on}$ 及びOFF電圧 $V_{off}$ は、 $n$ 桁マトリクスにおいて

$$V_{on}(n, a) = \sqrt{\{(a+1)^2 \cdot 1 + (n-1) \cdot 1^2\} / n} \cdot V_0$$

$$V_{off}(n, a) = \sqrt{\{(a-1)^2 \cdot 1 + (n-1) \cdot 1^2\} / n} \cdot V_0$$

となり、又駆動電圧比 $\alpha = V_{on} / V_{off}$ とすると

$$\alpha(n, a) = \sqrt{\{(a+1)^2 + n-1\} / \{(a-1)^2 + n-1\}}$$

$$= \alpha(n, \sqrt{n})$$

$$= \sqrt{(\sqrt{n}+1) / (\sqrt{n}-1)}$$

となる。

従って最適の $a$ を定めたとした場合でも $n=121$ とすると $\alpha(121, 11) = \sqrt{12/10} \div 1.1$ である。階調表示を行う場合は該選択駆動位相を分割し、その一方の位相 $p$ において $a$ 、残り位相 $q=(1-p)$ の期間で $-a$ と符号を変えてやる事で $\alpha$ の最大値

れを2重化駆動で2本分ずつ64桁時分割駆動する事ができる。但しビデオ信号を2水平ライン分ずつ記憶する記憶回路が必要である。

本発明は上記難点の克服(駆動の時分割桁数の抑圧及びメモリ回路の節約)を目的として構成されたものである。

上記の難点の第1はビデオメモリの使用であるが、本駆動方式の採用により、大容量のビデオメモリ回路なしでテレビの表示を行う事が可能になる。更に時分割桁数の増加を押えた駆動も可能である。

本発明においては、画像表示パネルをいくつかの複数領域に分割し、各分割領域内で液晶を時分割駆動すると共に、各駆動選択領域は位相を分けて時分割的に順次駆動を行い、画素の選択駆動を行わない予め設定された位相において各領域内のタイミング電圧とセグメント電圧を等しくして液晶への印加電圧を0にし、液晶の駆動を休止する。

例えば画面を上下に2分して画像表示を行う場合、通常の駆動では水平電極線120とすると

120桁時分割駆動となって1/120位相が選択駆動位相であり119/120位相が非選択位相時の実効電圧による、コントラスト低下をもたらすバイアス駆動位相になるが、本駆動方式利用で1/2休止とすると、1/120位相が選択駆動位相、59/120位相がバイアス駆動位相、60/120位相が画素印加電圧0の休止位相となって実効平均バイアス駆動電圧を約半分にできる。

このようにバイアス位相のある割合を休止位相にする事によって画素液晶駆動の $V_{on}/V_{off}$ の比率を高める事ができ、120桁時分割駆動にもかかわらず60桁時分割駆動と等しいコントラストを得る事ができる。

休止位相の効果を實現するにはブロック単位でタイミング電圧とセグメント電圧をできるだけ一致させないと効果が小さいから、必ずしも画面を自由に分割できるわけではない。上下に2分する場合は、上半面のセグメント電極引出線は全て上に、又下半面の引出線は全て下側にと分けて引出

せ、かつこれに対応して水平電極線も完全に上、下に分離できるので、休止位相付駆動方式を実施し易い。

特に120桁の単純マトリクス或は240桁の2重ないし4重マトリクス(実質120桁時分割マトリクス用パネル)において画面を上下に分割した画素構成とその休止位相付駆動方式は特に画素形成のための電極パタンの単純化と画像メモリ不要の2点から非常に有効である。

更に本休止位相駆動方式を、より画素の多い液晶表示パネルに適用する場合は、画素区分を2より多数にする。垂直方向或は水平方向に画素領域を細分配列し、休止駆動と多重化駆動を組合せる事により水平線500本、横方向分解能750程度のTV画像表示を64桁時分割駆動で實現できる。

又この手法でカラーストライプフィルタを画素と重ねて形成する事により、カラー液晶テレビ表示が可能である。

本発明の液晶表示パネルの構成例と駆動例に関

しては、特願昭57-231476にやや詳しく記述されている。

第1図は、本発明による液晶表示テレビ受信機の構成の一実施例で、上下2分割面を休止位相付で交互に駆動している。

第2図は交互引出線タイプの画面構成の従来の駆動方式を採用するテレビ受信機の構成を示し、第3図は上下2分割の画面構成で、画像メモリを用いて上下画面を並列的に駆動するとした従来使用された駆動方式の液晶テレビ受信機の構成を示す。

第1図、第2図、第3図において、102、202、302は受信アンテナで、104、204、304は選局機構、106、206、306は中間周波増幅回路、108、208、308は検波回路、110、210、310は音成増幅、112、212、312は発音機構、120、220、320はビデオ信号のアナログ電圧をデジタルコードに変換するA/D変換機構、122、222、322は同期検出機構、160、260、360

は液晶表示パネル、140、240、340は液晶時分割マトリクス駆動のためのタイミング信号発生回路である。160、260、360は液晶表示パネルであって液晶表示パネル上で横線はタイミング電極、たて線はセグメント駆動電極を表わしており、タイミング電極には表示情報と無関係に時間の函数として定められたタイミング電圧が印加され、セグメント電極には表示すべき情報に応じてタイミング信号に対応して個々の表示画素を独立に制御・表示するためのセグメント電圧が印加される。

表示画素はタイミング電極線とセグメント電極線とにはさまれた個所すなわち第1図～第3図におけるタイミング信号の横線と、セグメント信号のたて線との交点に位置している。

第1図は本発明の休止位相は液晶パネル駆動方式を適用したテレビ受信機の1実施例であり、第2図及び第3図は従来知られた液晶パネル駆動方式を適用したテレビ受信機の構成例である。相互の比較がやり易いように各方式の表示画素の数を

等しくして示してある。

第2図において、電氣的観点から見ると5桁マトリクス駆動で100個の画素から組立てられているが、実際の画面を構成する場合には電極の位置を移動させて10行10列の画素配列に見えるようにする2重マトリクス配列とする。セグメント電極線を表示画面260の上及び下から交互に引出しているのは、引出線の間隔を広く取るための工夫である。

第2図では2重マトリクス画素配列の採用により、10行10列の画素を5桁の時分割駆動する事を行っており、多重駆動による時分割数の低下を実現できる。

しかしこの場合、多重駆動化により時分割数の低下したぶんだけセグメント電極の数が増加しており、 $n$ 多重化で時分割数を $1/n$ とすると、セグメント電極数は $n$ 倍になり、電極線のひきまわし形状の複雑化による電極パタンの有効面積比率の低下と収率の低下の欠点を併なう事になる。

( $n$  = 自然数)

情報の変換を行う。244、254はラインメモリ回路であって例えばラッチ回路或はシフトレジスタであって、一水平画素線ぶんの画素情報を記憶する。246、256はセグメント駆動回路であって、画素情報に基づきパルス巾変調する。

第3図の回路で346、356はパルス巾変調のセグメント駆動回路である。344、354は画面メモリであって、ラッチ回路或はシフトレジスタから構成できるが、記憶容量は一水平画素線に要する記憶容量の数十倍ないし数百倍を要する。

例えば水平画素線上の画素を300個、1画素あたり3ビットの階調情報を必要とすると、一水平画素線に必要なラインメモリは900ビットであるが、画面が水平線220本で構成されているとすると画面メモリは198キロビットを必要とする。画面メモリを節約して $1/2$ 画面で済ませたととしても、100キロビット程要し、高価になる。カラー化した場合には更にメモリーコストの影響が大きい。

第2図と第3図ではタイミング信号の形が異な

第3図は表示画面を上下に2分してセグメント電極線を高さ方向の $1/2$ にとどめるようにしたもので、第2図の2重マトリクス電極配置と共通の思想に基づいている。

しかし第2図の方式に於てテレビ放送で送られて来た時系列上の画素データを一水平画素ライン毎に線順次駆動できるのに対して、第3図の方式では $1/2$ 画面メモリを用いて同一タイミング信号に対して上下の各 $1/2$ の画面を同時駆動してやる必要がある。もしもこの画面メモリを省略すると、上半画面を駆動しているときに下半画面は非点灯状態で比較的低電圧の非点灯電圧が印加され、逆に下半画面を駆動している時に上半画面は非点灯電圧が印加されて、第3図が5本のタイミング信号を用いた時分割数5の駆動であるにもかかわらず、時分割数10の場合と同等の低い「点灯電圧/非点灯電圧」比を得る事になる。

第2図で242、252はシフトレジスタであって、点順次で送られて来た画素情報を線順次に変換するための回路であり、一水平画素線ぶんの

っており、第2図で最初の水平画素線の駆動信号の始まりと第1番目のタイミングパルスの始まりとが一致しており、多重度 $n$ ならば $n$ 本の水平画素線が1つのタイミング信号の駆動位相に一致して同時に駆動され、最後の水平画素線の駆動信号と最後のタイミング信号の駆動位相が一致する。

第3図では、第2図の駆動方式と同様ではあるが、上半画面の最初の水平画素線の駆動位相と1番目のタイミング信号の駆動位相が一致すると共に、最後のタイミング信号の駆動位相と上半画面の最後の水平画素線の駆動位相が一致するので、下半画面の駆動と上半画面の駆動は併行して行われ、タイミング信号の周期は第3図の方が $1/2$ に短縮される。

本発明の休止位相付駆動の応用の方法は種々あるが、第3図の画面メモリ節約の視点から適用法を考えると容易に実現できるものがある。

第1図に示すごとく、駆動したい画素領域専用のタイミング信号とセグメント信号を組にして供給し、駆動しない位相で両者の電位を一致させる

と、第3図で問題になった上半画面駆動時の下半面の印加電圧が0、下半画面駆動時の上半画面の印加電圧が0になるから、点灯と非点灯画素の電圧比が低下する事なく、かつ画面メモリなしでテレビ画面を時分割駆動できる。

第1図で140、150は点順次画素データを線順次に変換するための回路で、例えばシフトレジスタを用いる。144、154はラインメモリ回路で一水平画素線ぶんの情報を記憶し、シフトレジスタやラッチ回路で構成される。146、156は駆動回路であって、タイミングパルスの電位変化同方向の変化か逆方向への変化かを位相的に切分けて選択し、位相の巾で階調駆動のためのパルス巾変調を行う。

休止位相の存在のために液晶画素駆動のデューティ比は小さくなり、そのぶん駆動電圧は高くしなければならない。デューティ比が1/2になった場合、駆動電圧は $\sqrt{2}$ 倍にする必要がある。

又、タイミング信号の数が増す。

以上をまとめると、多重マトリクス駆動の配線

TP1C~TP5Cは第2図の駆動方式に対応したタイミング電圧波形、SEGCは同タイミング電圧波形に対応したセグメント電圧波形を示し、いずれも周期がTP1B~TP5Bの半分になっている。

TP1A~TP10A及びSEG1A、SEG2A、は第1図の駆動方式に対応するものであって、TP1A~TP10Aの周期はTP1B~TP5Bに等しく、デューティ比はその1/2である。

SEG1AはTP1A~TP5Aに対応するセグメント信号、SEG2AはTP6A~TP10Aに対応するセグメント信号で、いずれも休止位相をTP1A~TP5A或はTP6A~TP10Aの半周期分だけ備えていて、タイミング駆動信号電極とセグメント駆動信号電極とはさまれた画素の液晶駆動において、タイミング信号の丁度1/2の周期だけ駆動電圧が0になっている。

液晶の駆動は印加電圧の2重平均平方根(通称のrms値)に対応して行われる事が判っており、タイミング信号の周期が液晶の応答時間より充分

パタンの複雑さを減ずるには画面を分割してセグメント線をまとめて取出す方式例えば上下分割方式が有利であるが、画面メモリ回路が必要である。

休止位相付駆動方式の適用により、メモリ回路が節約でき、電極パタンの簡潔さと組合せ効果が大きい。画面分割の方法は、伝送されてくる画素の順に対応して分割するか、或はパネルからの引出線の引出し易いような分割にすれば良い。

タイミング駆動電圧波形及びセグメント駆動電圧波形の例を第4図に示す。TP1B~TP5Bは第3図の如き通常の駆動のタイミング信号電圧波形を示し、SEGBはこのタイミング信号に対応するセグメント信号電圧波形を示しており、SEGBの実線波形がTP1B~TP5Bのいずれのタイミングに対しても点灯を、破線の場合が消灯を行う電圧波形であり、両波形に位相分割で切り分ける事により任意のタイミング電極TP1B~TP5BとSEGBとはさまれた個所の液晶表示画素部分を点灯から消灯まで任意の階調駆動できる。

短ければ、印加電圧0の休止位相の存在は平均化で無視できるようになり、平均駆動電圧で考えれば良い。休止位相は位相の50%である必要はなく、表示画面の傾斜区分の数に応じて増減できる事は明らかである。

例えば画面を4つに分割する場合に75%の休止位相を設ける事は自然であり、或は80%の休止位相として共通に10%の全領域の休止位相を設定しても良い。

例えば液晶の駆動における温度特性を補償するのにこの全休止位相の量を調整する事が可能である。

同様に全領域を駆動するバイアス駆動位相を設定する事もできて、この場合には前記75%の休止位相の期間が減少する事になる。画面を複数の領域に分けて休止位相付駆動を行う場合に区分の数が増えると、タイミング電極線及びセグメント電極線を他の電極線と交叉なしで引出すための配列は難しくなるが、可能である。

又、本発明の休止位相付駆動方式は多重駆動電



極配列と組合せて用いる事が可能で、64桁の時分割駆動と2重マトリクス配列と上下引出線構造の3/4休止位相駆動の組合せで従来無理とされていた512×760程度の通常のテレビの画素密度の液晶表示が可能になる。

休止位相における電圧の印加方法はいくつかあるが、セグメント電極とタイミング電極を

① 双方等しい直流レベルに接続する。例えば電源の正・負の一方の電極に電界効果トランジスタスイッチを介してセグメント電極及びタイミング電極線を接続する。

② 休止電位は時間の函数で変動するものとし、双方を休止位相において該変動する休止電位に等しくなるよう、電界効果トランジスタでセグメント電極とタイミング電極を短絡する。

という方法がある。①の直流電位に固定する方法は、使用する半導体電子スイッチ素子の導電タイプを該直流レベルに対応して変える事ができる便利さがある。②のタイプは更に細く分類するとセグメントもしくはタイミング電極線の一方を駆動

電源回路から切離して、他方の電極線に接続する方法と、共に駆動電源回路から切離して、共通の「休止位相電位」に接続する方法がある。休止位相電位は別個に用意した変動電圧源にする事ができる。

②の方法は、変動電源の電位を時分割的に切換える事により、液晶駆動電圧の平均値を0とする事が容易な利点があるが、P・N両電導タイプの電界効果トランジスタ対でトランスミッションゲートにして用いる必要がある。

その点、正の最高電位もしくは負の最低電位を休止位相電位とするならば、それぞれPチャネル電界効果トランジスタだけ、或はNチャネル電界効果トランジスタだけで回路を構成できる。

一般にn位相分割の休止位相付駆動を行う事により、液晶駆動の瞬間駆動電圧は $\sqrt{n}$ 倍に高電圧化する。しかし、n位相分割の結果、高デューティ比駆動にもかかわらず液晶駆動電圧の $V_{on}/V_{off}$ 比が大きく取れる。

通常の液晶マトリクス駆動においては、セグメ

ント駆動ICとタイミング駆動ICの共通をはかるため共通設計となっており、高耐圧と集積密度の両立の点で無理がある。

ここで表示情報に依存して波形を変えるセグメント駆動回路は複雑になり、表示情報により波形を変えないタイミング駆動用の回路は簡単である事から、セグメント駆動ICを低電圧動作として高密度構成とし、タイミング駆動ICを高電圧動作低密度構成と分離設計する事により、高密度と高耐圧の要求を満足させる事ができる。

以上の如く本発明の休止位相付駆動方式によれば高密度高分割の画像表示が可能となり実用上の利益が大きい。

#### 4. 図面の簡単な説明

第1図は本発明の休止位相付駆動方式を用いた液晶テレビ受像機の構成を示すブロック図。

第2図は従来の液晶テレビ受像機の構成を示すブロック図。

第3図は画面を上下2分割した従来の液晶テレビ受像機の構成を示すブロック図。

第4図は第1図、第2図、第3図の駆動波形のタイミング図である。

220、320……A/D変換機構、

160、260、360……液晶表示パネル、

130、230、330……タイミングドライバ、

122、222、322……同期検出タイミング発生回路、

142、242、152、252……シフトレジスタ、

144、154、244、254……ラインメモリ、

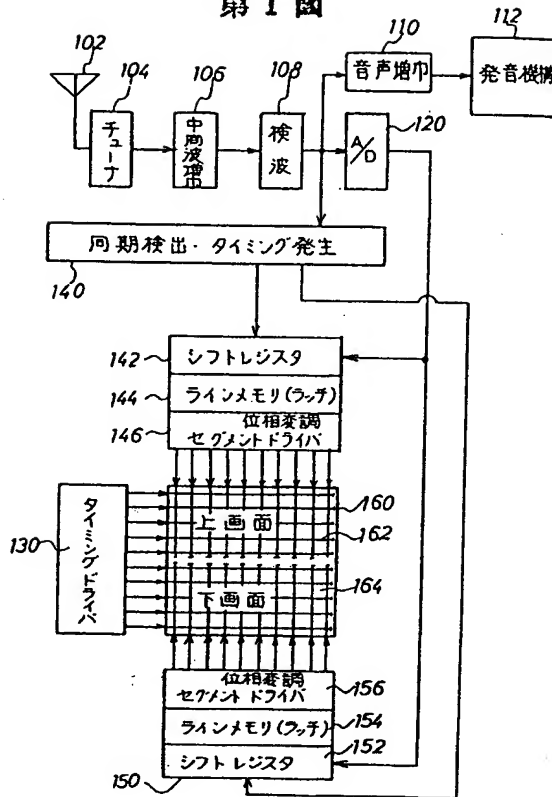
160……上画面、

164……下画面。

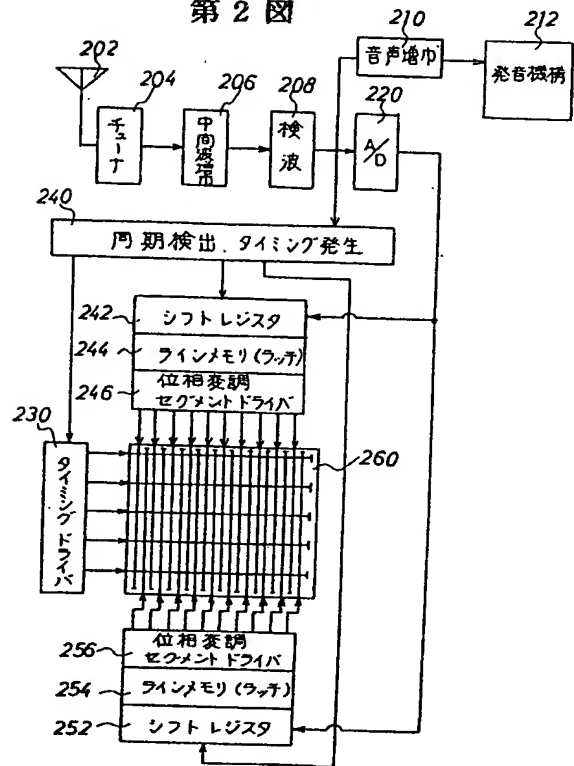
特許出願人 シチズン時計株式会社



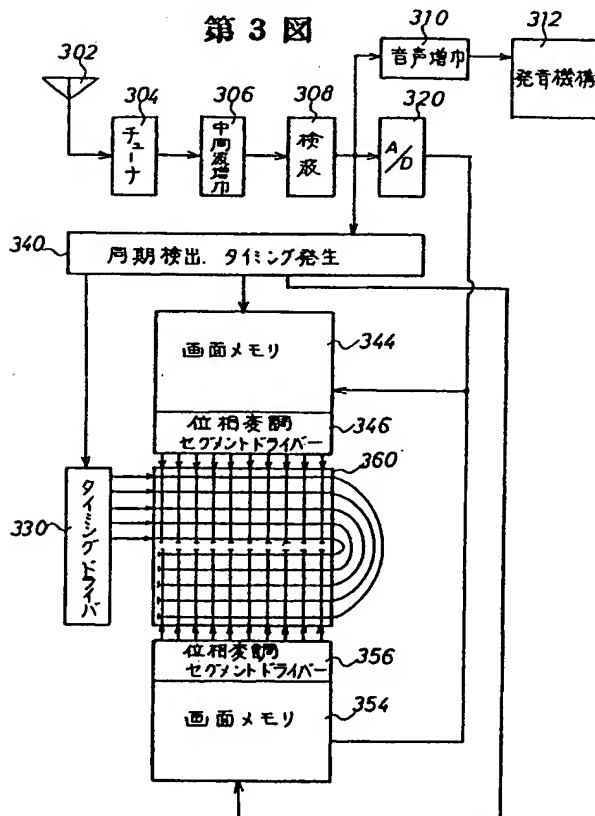
第1図



第2図



第3図



第4図

